

MICRO ARM E FPGA PER

# Applicazioni **ULTRA** LOW POWER

*Le applicazioni dei moderni sistemi richiedono consumi sempre minori sia che si debba lavorare sotto batteria, sia quando si disponga di un' alimentazione sempre presente, ma si vogliono minimizzare costi e dimensioni*

**L**e applicazioni e i sistemi funzionanti sotto batteria, da sempre hanno dovuto fare i conti con prerogative assolute come i consumi. Poiché questo è il punto da cui non è possibile prescindere, per molto tempo queste applicazioni si sono dovute limitare a micro a 8/16 bit, dove i consumi in modo STOP o Standby sono dell'ordine dei pochi  $\mu\text{A}$  e anche meno. Ovvio poi che in sistemi di questo tipo l'uso di FPGA o sistemi programmabili fosse a dir poco impensabile. Con i nuovi sviluppi tecnologici oggi sono presenti sul mercato prodotti che permettono di superare questi limiti, con consumi di corrente quiescente inferiori al

$\mu\text{A}$ . Ma teniamo anche presente che avere sistemi che consumano poco, anche in operativo, è un parametro che non deve essere trascurato, neanche da chi non ha problemi di batterie e loro durata. Infatti avere un sistema che in operativo consuma pochi mA sulla parte di controllo e processo, vuol dire disporre di una sezione di alimentazione più compatta, meno critica in termini di disturbi e soprattutto più economica. Ipotizzando un generico sistema, avremo come cardine principale il microprocessore e a seconda della applicazione una FPGA. Vediamo due prodotti nati specificatamente per applicazioni a consumo minimo.

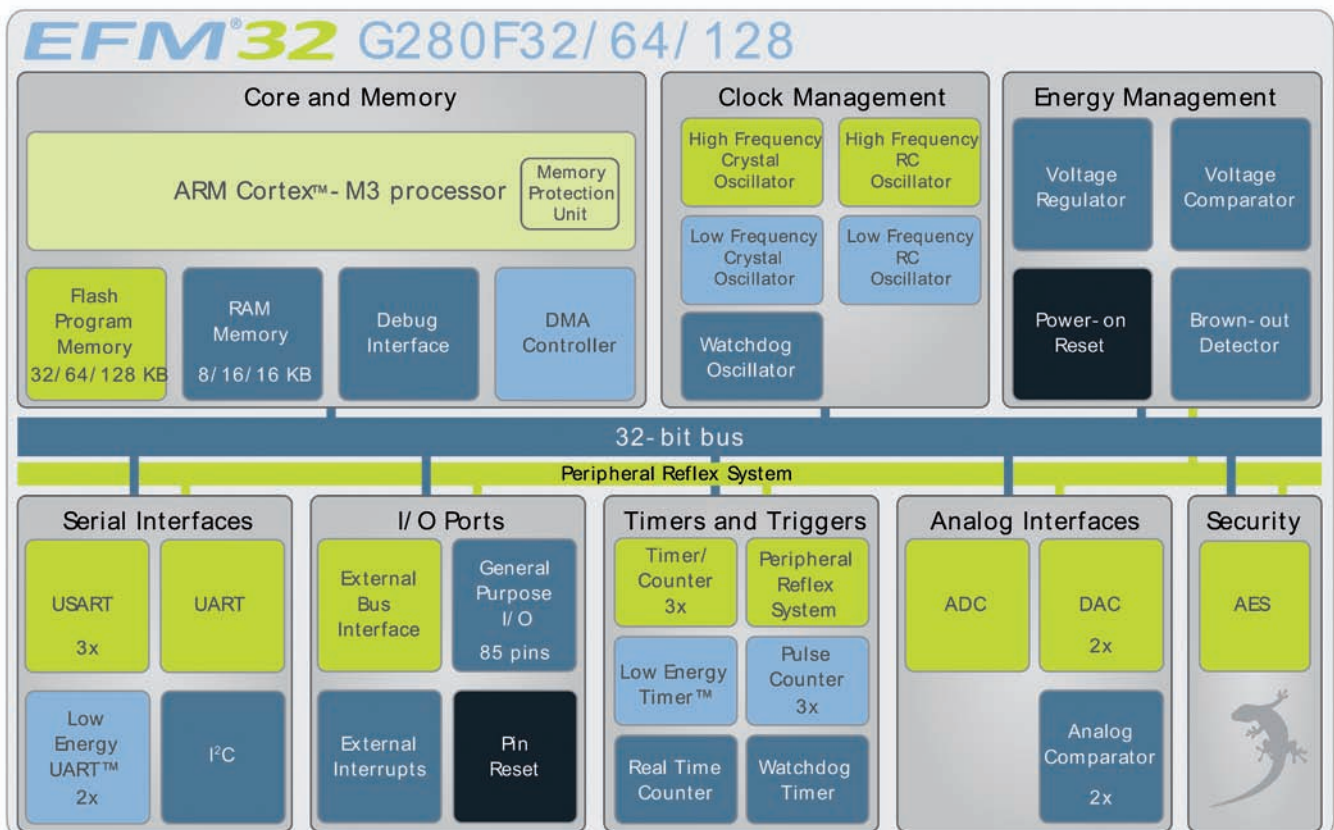


Figura 1: schema a blocchi del micro EFM32.

## MICRO ARM EFM32G280 (GECKO)

Il micro **EFM32** della Energy Micro ([www.energymicro.com](http://www.energymicro.com)) è il primo micro con struttura a 32 bit di tipo ARM, che si presenta sul mercato con consumi inferiori o paragonabili ai micro da 8/16 bit (**figura 1**). La Famiglia EFM32, infatti dispone di



quattro livelli operativi denominati EM (Energy Mode) tali per cui può andare in termini di consumo dai 180  $\mu\text{A}/\text{MHz}$  in modalità EM0, fino al valore tipico di **0,6  $\mu\text{A}$**  (o 600 nA per essere chiari), per la modalità EM3, che ancora permette il risveglio del sistema da Interrupt esterno di tipo HW.

Ai consumi estremamente bassi, unisce la particolarità di avere alcune periferiche in grado di operare anche quando il core Cortex è in stop mode: questo è possibile grazie alla presenza di una seconda unità intelligente, che continua ad operare in parallelo al core centrale.

Dalla **figura 1**, infatti, si nota in parallelo al bus interno a 32 bit un Peripheral Reflex System, bus che permette alle periferiche evidenziate in giallo di operare anche in autonomia.

*Figura 2: attraverso un pin dedicato è possibile mandare l'FPGA nello stato freeze.*

*Figura 3: l'offerta per IGLOO NANO.*

In questo modo è possibile poter ricevere dati dalla linea seriale e memorizzarli su data ram interna al micro, oppure acquisire dati dal convertitore A/D o inviare dati sul convertitore D/A.

Le periferiche integrate sul micro sono ovviamente numerose, ma ciò è ormai uno standard dei micro di ultima generazione.

Nel caso del Gecko EFM32G280 le periferiche più interessanti sono il convertitore A/D a 12 bit da 1 M/sample insieme ai due canali D/A sempre da 12 bit da 500K/sample.

Nel caso dei canali D/A è possibile la generazione di segnali sinusoidali, a frequenza variabile, per le tipiche applicazioni audio.

Sempre sulla versione da noi analizzata abbiamo il bus esterno a 16 bit di tipo multiplex, per cui sarà necessario l'uso di un doppio 74LCX573 per la gestione indirizzi e dati sul medesimo gruppo di fili. In questo modo avremo l'accesso a quattro banchi da 64K, selezionabili con quat-

# Actel IGLOO nano Family

IGLOO nano Devices	AGLN 010	AGLN 015	AGLN 020	AGLN 030	AGLN 060	AGLN 125	AGLN 250
VersaTiles	260	384	520	768	1536	3072	6144
Typical Equivalent Macrocells	86	128	172	256	512	1,024	2,048
Ram K Bits	-	-	-	-	18	36	36
4608 bit blocks	-	-	-	-	4	8	8
PLLs	-	-	-	-	1	1	1
I/O	Std	Std	Std	Std	Std	Std	Std
I/O Banks (+ JTAG)	2	3	3	2	2	2	4
Die (IGLOO)				83	96	133	157
Die (nano)	34		52		71	71	68
UC36 (3x3)	23						
UC81 (4x4)			52	66			
CS81 (5x5)			52	66	60	60	60
QN48 (6x6)	34			34			
QN68 (8x8)		49	49	49			
VQ100 (14x14)				77	71	71	68

## RIFERIMENTI

Gecko EFM32F28xx Data Sheet

<http://www.energymicro.com/products/efm32-gecko-microcontroller-family>

AGLN Family Hand Book

[http://www.actel.com/documents/IGLOO\\_nano\\_HB.pdf](http://www.actel.com/documents/IGLOO_nano_HB.pdf)

Libero 8.6 suite

<http://www.actel.com/download/software/libero/default.aspx>

Richiesta Progetti/Libero 8.6 su DVD

[marketing@latecnikadue.com](mailto:marketing@latecnikadue.com)



tro Chip select separati. Inoltre è interessante notare la presenza del modulo AES (Advanced Encryption Standard), che permette il crypting e il decrypting di dati con chiavi da 128 e 256 bit. Questa è una periferica di tipo inusuale nel panorama delle periferiche standard e può essere molto utile per applicazioni di tipo POS o per comunicazione dati in modalità coperta. Ovviamente scendendo nelle periferiche più comuni troviamo il grup-

po USART, in grado di operare sia come seriale Asincrona che come SPI, supportando la modalità IRDA e ISO7816 per le Smart card, la porta di comunicazione I2 bus e tutto il gruppo di Timer per gestioni PWM o Input Capture.

### FPGA Actel (Iglloo Nano)

Proseguendo nell'analisi dei prodotti fondamentali del sistema troviamo la FPGA o il PLD. Ad oggi sul mercato degli ultra low power la FPGA della ACTEL della Famiglia Iglloo Nano è il prodotto di riferimento da cui partire come paragone. Dal nome scelto per la famiglia possiamo già dedurre che la caratteristica principale di questa FPGA è il consumo, che in termini di potenza è dichiarato dal costruttore a **2  $\mu$ W** in modalità Freeze. Questa modalità si intende attiva attraverso un pin dedicato, che a seconda del suo livello porta l'FPGA nello stato Freeze o nel caso contrario risveglia la logica, ivi compreso l'eventuale PLL utilizzato (**figura 2**).

In condizione Freeze il componente oltre a spegnere il PLL, mantiene le sue uscite nella condizione in cui erano al momento del Freeze. E' anche possibile, se lo si desidera, portare le uscite del componente in alta impedenza, per poi riavere lo stesso livello logico precedente alla condizione di Freeze, una volta che essa sia stata disabilitata.

Pur consumando così poco disponiamo comunque a bordo della logica sia di PLL, che di memoria RAM dual port. La tabella di **figura 3** propone i vari tagli disponibili e i relativi package.

Dall'analisi della tabella riscontriamo la possibilità di migrare da una densità all'altra della famiglia, previa scelta del package desiderato. Per esempio per il 100 pin VQFP è possibile utilizzare sia la 30K gate che la 250K gate, senza cambiamenti di circuito stampato.

Il PLL permette di partire da una frequenza esterna minima di 1 MHz e generare all'interno della FPGA fino a tre frequenze diverse distribuibili nel sistema. La Ram interna può essere configurata da programma per operare sia come Dual Port che come FIFO memory, con blocchi fisici da 512x9, che possono essere concatenati fra loro per costruire per esempio un blocco da 1024 x 18.

I banchi di I/O sono suddivisi in due o quattro gruppi (dipende dal modello scelto) in grado di lavorare da 1,2V a 3,3V. In questo modo potremo avere una parte di comunicazione a 3,3V e una seconda sezione a tensione 1,2V oppure 1,8V, per interfacciarci a sistemi con alimentazione minore. Nell'ipotesi di un sistema integrato con il micro EFM32, si potrebbe operare in questo modo per tutto il sistema a 1,8V, scendendo ulteriormente come consumi. E' da notare che in questa famiglia per ridurre non solo consumi, ma anche spazi è possibile avere dal fornitore il prodotto direttamente in Die (cioè senza package) con il massimo numero degli I/O, quindi non più limitati dal package scelto. ACTEL mette a disposizione per questa famiglia uno starter KIT (AGL-NANO-KIT) dove con poche decine di euro è possibile ricevere sia una scheda di sviluppo con a bordo un AGLN250 che il programmatore. ■

